



Antenne millimétrique F inversée (IFA) en technologie SOI

Moussa Barakat, Christophe Delaveaud, Fabien Ndagijimana

► To cite this version:

Moussa Barakat, Christophe Delaveaud, Fabien Ndagijimana. Antenne millimétrique F inversée (IFA) en technologie SOI. 15èmes Journées Nationales Microondes, May 2007, Toulouse, France. pp.300. hal-00188684

HAL Id: hal-00188684

<https://hal.science/hal-00188684>

Submitted on 19 Nov 2007

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Antenne millimétrique F inversée (IFA) en technologie SOI

Moussa Barakat^{1,2}, Christophe Delaveaud¹, Fabien Ndagijimana²

Commissariat à l'énergie atomique (CEA/LETI¹), 38054 Grenoble Cedex 9, France

Moussa.barakat@cea.fr; Christophe.delaveaud@cea.fr

Institut de Microélectronique, Électromagnétisme et Photonique (IMEP²)

Minatec - INPG, 3 Parvis Louis Néel, BP 257 F - 38016 Grenoble Cedex 1

Fabien.ndagijimana@minatec.inpg.fr

Résumé

Dans ce papier, nous présentons la conception d'antennes millimétriques intégrées en technologie silicium sur isolant (SOI). La bande de fréquence située autour de 60 GHz, autorisant une largeur spectrale de 7 GHz, est une des solutions possibles pour l'intégration des dispositifs radiofréquences. En particulier, une antenne IFA planaire à 61 GHz intégrée sur SOI avec une alimentation coplanaire a été conçue et mesurée. Les mesures faites avec l'analyseur de réseau HP8510 XF concordent avec les simulations réalisées en utilisant le logiciel de simulation électromagnétique CST-MWS. L'antenne présente -18 dB de pertes d'insertion avec une bande passante à -10 dB de 2 GHz. L'efficacité de rayonnement de l'antenne est de 55% en utilisant une face métallisée sous le substrat SOI comme réflecteur. La conception de cette antenne constitue une première étape vers la co-conception d'un récepteur millimétrique intégrant un amplificateur à faible bruit en technologie CMOS SOI et son antenne.

I. Introduction

La réalisation de nouveaux systèmes intégrés, en particulier pour des systèmes monopuces (System On Chip, SOC), exige la miniaturisation des composants radiofréquences, et particulièrement de la structure rayonnante. Récemment, la technologie silicium sur isolant (SOI) a été développée pour répondre au besoin de rendement plus élevé associé à une faible consommation [1]. En même temps, le SOI n'exige pas des changements principaux comparés à la technologie CMOS massif traditionnel. Les antennes imprimées intégrées sur des substrats CMOS traditionnels présentent une efficacité de rayonnement réduite qui peut être considérablement améliorée en employant un substrat fortement résistif comme le CMOS SOI [2,3]. La bande de fréquence de 7 GHz située autour de 60 GHz est une des solutions possibles pour l'intégration des dispositifs radiofréquences, les chercheurs s'y intéressent pour le développement de l'architecture de système [4], la standardisation des normes (IEEE 802.15.3C) [5] et la conception des antennes à 60 GHz, sujet de notre travail. La conception des antennes intégrées fonctionnant à 60 GHz est une question critique lorsque un rendement élevé est exigé. Pour la miniaturisation de la surface rayonnante, les antennes imprimées court circuitées en $\lambda_g/4$ (ou PIFA) sont largement utilisées aux fréquences U.H.F. Une étude paramétrique sur l'effet de la position du plan de masse (hauteur de l'antenne) a été réalisée récemment [6]. Dans le cas de la technologie CMOS SOI, la distance entre l'élément rayonnant (couche supérieure (M6)) et le plan de masse (couche M1) est trop faible pour obtenir un bon rendement ($< \lambda_g/1200$). Afin de résoudre ce problème, nous proposons une structure d'antenne IFA gravée sur une seule couche (M6) avec son plan de masse. En revanche, le rayonnement de celle-ci est différent (polarisation orthogonale) et est orienté majoritairement vers le substrat présentant des pertes élevées. Il est alors proposé d'utiliser avantageusement une face arrière métallisée du substrat silicium distante de $(\lambda_g/4)$ de l'élément rayonnant comme un réflecteur. L'antenne IFA est alimentée par une ligne coplanaire dont l'étude fait l'objet du paragraphe suivant.

II. Etude de Ligne coplanaire

La ligne coplanaire est composée de trois conducteurs déposés sur le niveau supérieur (M6) de l'empilement technologique. Dans le cas du substrat CMOS massif (bulk), le substrat de silicium de faible résistivité engendre des pertes considérables. L'introduction récente de substrats à haute résistivité (SOI) permet de diminuer ces pertes, en

particulier aux fréquences millimétriques. Le substrat SOI est un substrat constitué d'une couche de silicium hautement résistif ($>1000 \text{ ohm.cm}$), de six couches de métaux, de silice et d'une couche de passivation. Deux modes quasi TEM se propagent dans les lignes CPW, le mode impair où les plans de masse sont équipotentiels et le mode pair indésirable que l'on peut éliminer en reliant les deux plans masse de ligne CPW par des passages métalliques sous le substrat (underpath). Pour analyser les lignes de transmission CPW, une ligne d'impédance caractéristique de 50 Ohms destinée à alimenter l'antenne IFA a été étudiée. L'impédance caractéristique des lignes peut être calculée par la méthode de transformation conforme, et en utilisant la formule (1) [7,8], où K est l'intégrale elliptique des coefficients k et k' reliés aux dimensions de la ligne, ϵ_{eff} étant la permittivité effective de substrat SOI

$$Z_c = \frac{30\pi}{\sqrt{\epsilon_{eff}}} \frac{K(k)}{K(k')} \quad (1)$$

La figure 1 montre l'impédance caractéristique et la comparaison des pertes simulées et mesurées d'une ligne CPW. w étant la largeur du ruban centrale, g étant l'espacement entre le ruban central et les deux plans de masse.

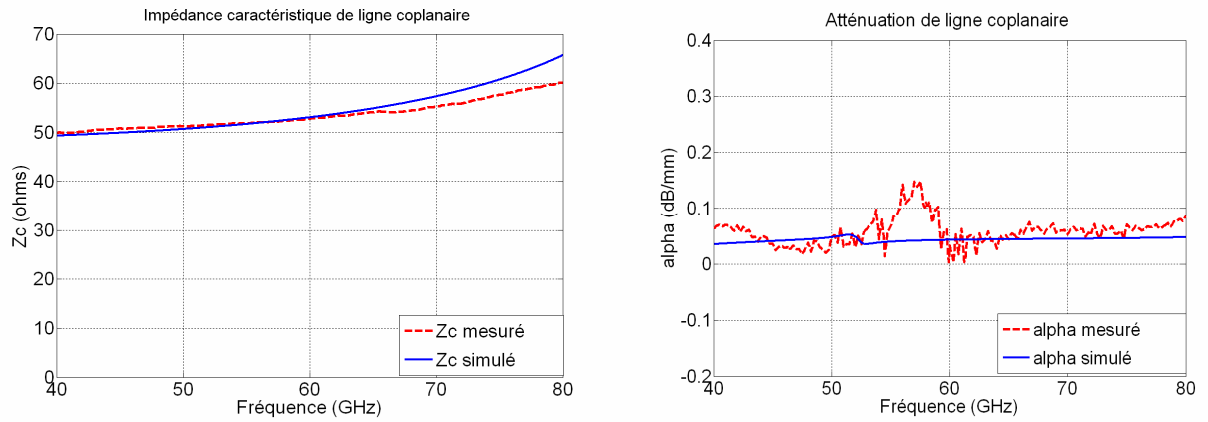


Fig. (1) caractéristiques d'une ligne de transmission CPW sur SOI ($w=29\mu\text{m}$, $g=10\mu\text{m}$)

III. Paramètres de conception de la technologie SOI pour l'antenne

Les règles de conception pour la technologie SOI nous impose des contraintes technologiques fortes afin d'assurer que le DRC (Design Rule check) soit validé sans dérogations. Ces contraintes sont :

1. Dans le cas de technologie SOI, l'emploi d'une couche de silicium active de faible résistivité est nécessaire pour le fonctionnement des transistors sur SOI [9]. Des simulations ont montrés que cette couche de très faible épaisseur ($0.15 \mu\text{m}$) n'affectent pas le fonctionnement de l'antenne en terme d'adaptation d'impédance et d'efficacité de rayonnement. Lorsque cette couche n'est pas utilisée, des dummies semi-conductrices, qui sont des îlots de silicium faible résistivité, la remplacent. Dans le cas de nos antennes, une zone d'exclusion de dummies a été incorporée (vert clair dans la figure 2).
2. De plus, une largeur maximum de métaux de structures doit être respectée. Pour respecter cette condition, nous utilisons des trous remplis de silice (SiO_2) dans les couches de métaux (Figure 2).
3. La troisième contrainte est la densité des métaux. En effet, la technologie nous impose une densité de métaux entre 20 et 80 % par rapport à la surface globale de substrat [10]. Pour remplir ces conditions, des îlots métalliques (dummies passifs) sont ajoutés pour respecter cette densité totale de métaux. Pour l'antenne IFA réalisé, nous avons défini une surface permettant d'avoir plus de 20% de densité de métal, pour éviter l'emploi de dummies.

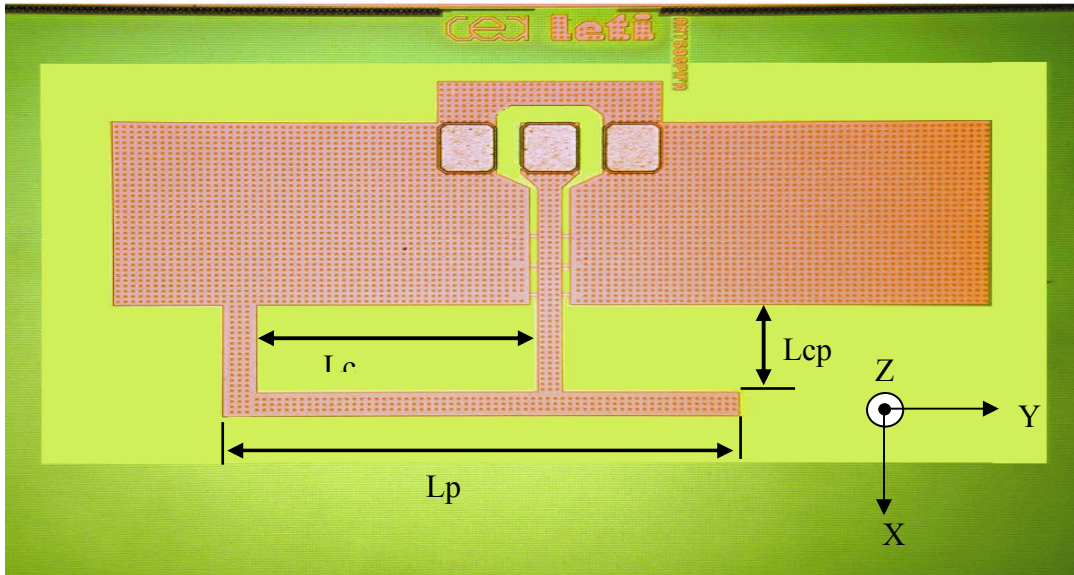


Fig. (2) Antenne IFA sur SOI avec alimentation coplanaire et underpasses

IV. Antenne IFA sur SOI

Le fait de travailler à 60GHz permet d'obtenir des antennes de dimensions inférieures à 2 mm, appropriées aux systèmes monopuces dont la surface de substrat est fixée à 2 mm² (1*2mm²). Dans cette étude, une antenne IFA (figure 2) complètement intégrée est réalisée sur un substrat 0.13 μm SOI. L'antenne IFA intégrée a été conçue sur la couche supérieure M6 de SOI avec des liaisons métalliques enterrées reliant les deux plans de masses de la ligne CPW (underpasses). Ces liaisons entre les deux plans de masse ont pour but d'éliminer les modes parasites de la ligne CPW.

Des simulations électromagnétiques, en utilisant le logiciel CST-MWS, sont réalisés pour concevoir notre antenne. Le positionnement de la ligne d'excitation Lc, la longueur du bras rayonnant Lp et la distance entre le plan de masse et le bras Lcp sont optimisés par simulation pour obtenir une bonne adaptation d'impédance. Cette adaptation nécessite l'optimisation des paramètres Lc, Lp, et Lcp qui sont interdépendants. En effet, le paramètre Lp définit la fréquence de résonance de l'antenne. En augmentant Lcp par rapport à l'extrémité du plan de masse tout en gardant les deux autres paramètres fixes, la partie réelle d'impédance d'entrée diminue de même que la fréquence de résonance. Le paramètre Lc a le même comportement que Lcp, qui a comme référence le ruban central de la ligne CPW. Les valeurs de paramètres de l'antenne sont les suivantes $Lp = 0.25\lambda_g = 622\mu m$, $Lcp = 0.06\lambda_g$, $Lc = 0.136\lambda_g$

Le rayonnement de l'antenne IFA est alors majoritairement orienté vers le substrat SOI ce qui réduit l'efficacité de rayonnement. Une couche métallique sous le substrat peut être utilisée avantageusement comme un réflecteur. En effet, en utilisant cette couche le diagramme de rayonnement est dirigé vers le haut (figure 3). La distance entre l'antenne et le réflecteur ($\lambda_g/4$) est proche de la distance optimale afin d'avoir des interférences constructives entre les ondes directes et les ondes réfléchies sans avoir de lobes secondaires [11]. L'efficacité de rayonnement simulée de l'antenne est alors de 55% avec un gain maximum simulé de 1 dB. Les mesures des caractéristiques de rayonnement sont en cours.

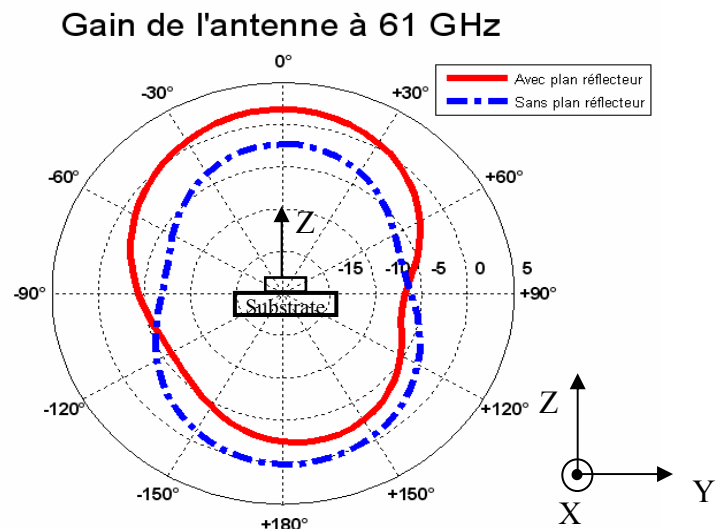


Fig. (3) Diagramme de gain simulé (en dBi) avec et sans plan réflecteur

V. Validation expérimentale

Des mesures sous pointes ont permis de valider les résultats des simulations de l'antenne. L'antenne IFA à 61 GHz intégrée avec une alimentation coplanaire est réalisée sur un substrat SOI. La figure 4 montre les valeurs simulées du coefficient de réflexion de l'antenne ($|S_{11}|$ dB) et les valeurs mesurées de l'antenne faites par l'analyseur de réseau HP 8510 XF avec un système de mesure sous pointes Cascade Microtech. Un coefficient de réflexion de -18 dB avec une bande passante de 2 GHz à -10 dB est obtenu. Ces résultats montrent une bonne concordance entre les mesures et les simulations. Un écart d'environ 2dB observé entre la mesure et la simulation, peut être lié à la zone d'exclusion de dummies non pris en compte pendant la simulation électromagnétique.

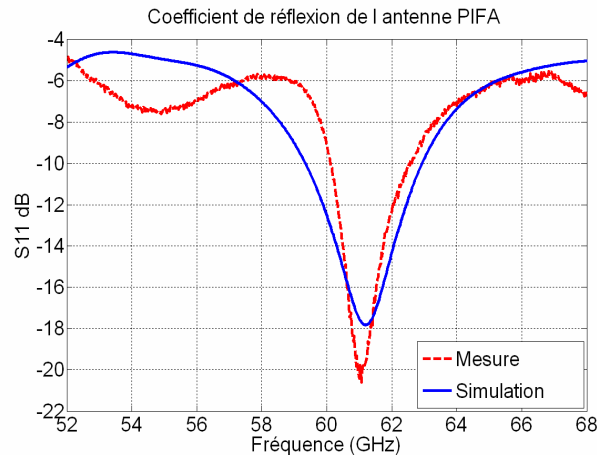


Fig. (4) Coefficient de réflexion de l'antenne IFA

VI. Conclusion

Nous avons présenté une antenne IFA planaire alimentée par une ligne coplanaire à 61 GHz et réalisée sur SOI. Une étude des lignes CPW sur SOI permet d'évaluer les pertes et de dimensionner l'alimentation de l'antenne. Avec un plan de masse sous le substrat (sous le wafer), l'efficacité de rayonnement de l'antenne est de 55 % à 61 GHz. Une bonne correspondance entre les mesures et les simulations sur les paramètres S démontre la maîtrise des paramètres technologiques. La conception de cette antenne constitue une première étape vers la co-conception d'un récepteur millimétrique intégrant un amplificateur à faible bruit en technologie CMOS SOI et son antenne.

Références

- [1] N. Segura et al, "On-wafer radiation pattern measurements of integrated antennas on standard BiCMOS and Glass processes for 40-80 GHz application". IEEE Int. Conference on Microelectronic Test Structures, Vol.18, April 2005.
- [2] D. Corson et al, "Why all the buzz about SOI?" www.rfdesign.com.
- [3] M. H. Barakat et al, "Performance of a 0.13 μm SOI integrated 60 GHz dipole antenna", IEEE Antenna & Propagation Symposium, to be published.
- [4] P.F.M. Smulders; "60 GHz radio: prospects and future directions"; Eindhoven University of Technology, Department of Electrical Engineering, the Netherlands.
- [5] <http://www.ieee802.org/15/pub/TG3c.html>
- [6] M. Huyuh et al, "Ground plane effects on planar inverted-F antenna (PIFA) performance", IEE Proc.-Microwave Antennas Propagation, Vol. 150, No. 4, August 2003
- [7] R. N. Simons, "Coplanar waveguide circuits, components, and systems", p.93, John Wiley & Sons, Inc, 2001
- [8] K. C. Gupta et al, "Microstrip lines and Slot lines", p. 392, second edition, Artech house, 1996
- [9] Y. Fukuda et al, "SOI-CMOS Device Technology", OKI Technical review, Number 4, Volume 68, March 2001
- [10] "International technology roadmap for semiconductors", Semiconductor Industry Association, 2003.
- [11] Constantine A. Balanis, "Antenna theory analysis and design", p. 453, second edition, John Wiley and Sons, Inc, 1997